

Modellierung von Defektformen zur rechnergestützten Ausbeutevorhersage

Christopher Hess, Albrecht P. Ströle

Inst. für Rechnerentwurf und Fehlertoleranz (Prof. Dr. D. Schmid), Univ. Karlsruhe, 76128 Karlsruhe

Informationen über Größe, Form und Häufigkeit von herstellungsbedingten Defekten gewinnen immer größere Bedeutung bei der Erstellung von Entwurfsregeln und bei der Ausbeutevorhersage. Die übliche Modellierung mit Kreisen [Stap84] [Ferr85] [Maly90] oder Quadraten [GyDi92] wird der Vielzahl tatsächlich auftretender Defektformen nicht gerecht. Dieser Beitrag stellt ein verbessertes Modell vor, wobei die Defektform durch eine Ellipse approximiert wird. Die Extraktion der dazu notwendigen Parameter erfolgt mit Hilfe einer neuentwickelten Teststruktur, welche aufgrund ihres regelmäßig strukturierten Aufbaus automatisch generiert und so an die unterschiedlichsten Gegebenheiten angepaßt werden kann.

Karree-Teststruktur (KTS)

Die Teststruktur soll einerseits über eine große defektsensitive Fläche verfügen, innerhalb der Defekte zu meßbaren Fehlern führen können, und andererseits eine räumliche Unterscheidung der erkannten Defekte ermöglichen. Da die bekannten Teststrukturen dafür nicht geeignet sind [Bueh83] [LYWM86], haben wir eine neue Teststruktur, die sogenannte Karree-Teststruktur, zusammen mit einer rechnergestützten Lokalisierungsprozedur entwickelt. Dabei wird die Anschlußpunktconfiguration üblicher Standard-Chips verwendet sowie die dabei übliche Meßmethode (Digitaltester) eingesetzt. Die gesamte Fläche des Test-Chips wird in eine große Anzahl wohlunterscheidbarer Karrees unterteilt (Abb. 1 rechts) [Hess93]. In den Karrees sind die Leitungen so verlegt, daß benachbarte, parallele Leitungen mit verschiedenen Anschlußpunkten verbunden sind. Wenn ein Defekt zu einem Kurzschluß zwischen zwei Leitungen führt, kann aus den Nummern der Anschlußpunkte, zwischen denen ein sprunghaft geringerer Widerstand gemessen wird, auf das Karree mit dem Defekt geschlossen werden. Da in der KTS die Anzahl der unterscheidbaren Karrees quadratisch mit der Anzahl der zur Verfügung stehenden Anschlußpunkte wächst, ist die Lokalisierung so gut, daß eine optische Untersuchung zur Bestimmung der Defektgröße, -form und -ursache wesentlich effizienter möglich ist, als dies bisher der Fall war.

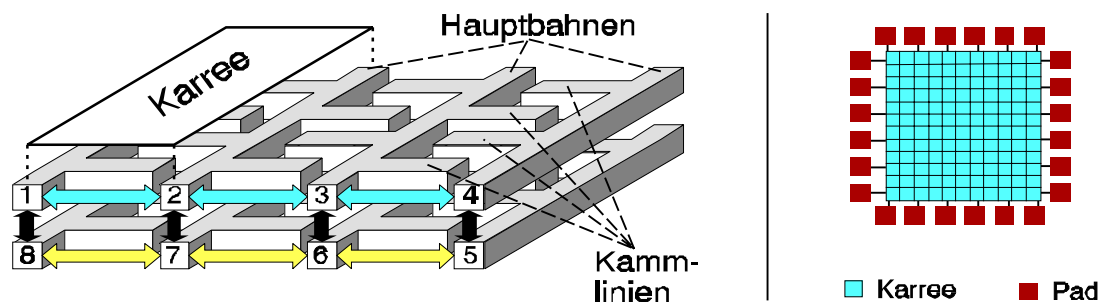


Abbildung 1: Karree-Teststruktur (KTS)

Zur Diagnose von Defekten, die zu Kurzschlüssen führen können, werden in den Karrees beispielsweise kammförmige Leitungen angeordnet (Abb. 1 links), deren Abmessungen an beliebige Entwurfsregeln angepaßt werden können. Der symmetrische und modulare Aufbau der KTS erlaubt einen automatischen Entwurf innerhalb beliebiger Pad-Rahmen, wobei der Anteil der defektsensitiven Fläche in der Regel mehr als 90% beträgt. Da die KTS keine aktiven Bauelemente benötigt, kann sie in beliebigen Materiallagenkonfigurationen implementiert werden.

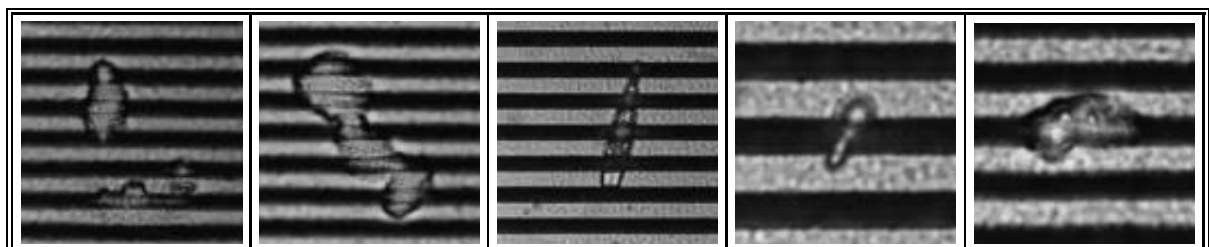


Abbildung 2: Reale Defekte

Die Abbildung 2 zeigt einige Defekte, die mit dieser Teststruktur erkannt wurden. Das Verhältnis zwischen der maximalen und minimalen Ausdehnung war bei mehr als einem Drittel von mehreren hundert vermessenen Defekten größer als 1,5. Deshalb ist ein umschreibender Kreis als Näherung realer Defektformen in vielen Fällen zu grob.

Verfahren zur Defektmodellierung

Ziel ist, den tatsächlich vorhandenen Defekt durch einen kreisförmigen Defekt zu beschreiben, der mit der gleichen Wahrscheinlichkeit einen Fehler hervorruft. Da die verwendete Teststruktur aus parallelen Bahnen besteht, liegt es nahe, die Ausdehnung eines Defekts als den Abstand zweier paralleler Geraden zu definieren, die den Defekt tangential berühren. Die Ausdehnung hängt vom Winkel φ zwischen diesen parallelen Geraden und den Kammlinien der Teststruktur ab. Der Winkel φ_0 , bei dem die Ausdehnung $d(\varphi)$ ihr Maximum erreicht, wird als Orientierung des Defekts bezeichnet. Untersuchungen haben gezeigt, daß die Orientierung näherungsweise als gleichverteilt zwischen 0° und 180° angenommen werden kann. Die mittlere Ausdehnung \bar{d} eines Defekts ist demnach

$$\bar{d} := \frac{1}{180^\circ} \cdot \int_{\varphi=0}^{\varphi=180^\circ} d(\varphi) d\varphi, \quad (1)$$

und der Defekt kann durch einen Kreis mit dem Durchmesser \bar{d} modelliert werden. Da es in der Praxis sehr mühsam ist, den Mittelwert exakt zu bestimmen, wird hier ein Näherungsverfahren vorgestellt, welches den Aufwand der Meßwerterfassung und Mittelwertbildung erheblich reduziert. In vielen Fällen läßt sich die Defektform relativ genau durch Ellipsen modellieren. Dazu bestimmt man lediglich nach Abbildung 3 die minimale und maximale Ausdehnung.

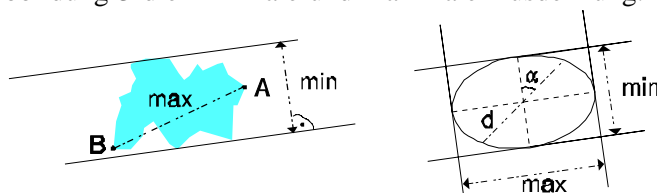


Abbildung 3: Vermessung der Ausdehnungen min und max eines Defekts

Die reale Defektform wird nun zunächst durch eine Ellipse angenähert, deren Hauptachse der Länge max und deren Nebenachse der Länge min entspricht (Abb. 3). Der arithmetische Mittelwert \bar{d} für die Ausdehnung d der Ellipse ist

$$\bar{d} = \frac{\min}{180^\circ} \cdot \int_{\alpha=0}^{\alpha=180} \frac{d \alpha}{\sqrt{1 - k^2 \cdot \sin^2 \alpha}} \quad \text{mit} \quad k = \sqrt{1 - \left(\frac{\min}{\max}\right)^2} \quad (2)$$

Für dieses elliptische Integral 1. Ordnung ist keine analytische Lösung bekannt [RHJ71]. Man kann es jedoch numerisch lösen oder folgende Näherungsformel verwenden, deren Fehler unter 1% liegt für $\frac{\max}{\min} \leq 4$:

$$\bar{d} \approx \frac{1}{2} \cdot \sqrt{\min \cdot \max} + \frac{\min \cdot \max}{\min + \max} \quad (3)$$

Zwei Karree-Teststrukturen A und B mit unterschiedlichen Abmessungen wurden gefertigt. Aus der Anzahl und den Abmessungen der mit KTS A erkannten Defekte wurden die entsprechenden Werte für KTS B nach [Ferr85] und [Stap84] vorhergesagt. Die Vorhersage und die für KTS B tatsächlich gemessene Defektanzahl unterscheiden sich nur um 2%, während der Unterschied mit dem Modell der umschreibenden Kreise 7,5% beträgt [HeSt93].

Literaturverzeichnis

- [Bueh83] Buehler, M. G.; Microelectronic Test Chips for VLSI Electronics; VLSI Electr. Microstr. Science, Vol. 9, Academic Press, 1983
- [Ferr85] Ferris Prabhu, A. V.; Modeling the Critical Area in Yield Forecasts; IEEE Journal of Solid-State Circuits, Vol. SC-20, No. 4, 1985
- [GyDi92] de Gyvez, J. P., Chennian, D.; IC Defect Sensitivity for Footprint-Type Spot Defects; IEEE Trans. on CAD, Vol. 11, No. 5, 1992
- [Hess93] Hess, C.; Teststrukturen zur effizienten produktionsbegleitenden Defektdiagnose und -analyse; GME-Fachtagung, Dresden, 1993
- [HeSt93] Hess, C., Ströle, A.; Modeling of Real Defect Outlines for Defect Size Distribution and Yield Prediction; ICMTS, Barcelona, 1993
- [LYWM86] Lukaszek, W. et. al.; CMOS Test Chip Design for Process Problem Debugging and Yield Prediction Experiments; SST, 1986
- [Maly90] Maly, W.; Computer-Aided Design for VLSI Circuit Manufacturability; Proc. of the IEEE, Vol 78, No. 2, Feb. 1990
- [RHJ71] Reutter, F., Haupt, D., Jordan, G.; Elliptic Functions of a complex variable nomograms and formulas; G. Braun, Karlsruhe, 1971
- [Stap84] Stapper, C. H.; Modeling of Defects in Integrated Circuits Photolithographic Patterns; IBM J. Res. Develop., Vol. 28, No. 4, 1984