

Neue Werkzeuge für „System-on-Chip“-Entwurf

Experten diskutieren am internationalen „Embedded Systems Day“

Mitte März haben rund 150 Fachleute aus vier Erdteilen beim „Embedded Systems Day“ in Karlsruhe über die Herausforderungen beim Entwurf von Architekturen für zukünftige eingebettete Systeme vorgetragen und diskutiert. Professor Dr. Jörg Henkel und seine Mitarbeiter vom Lehrstuhl für Eingebettete Systeme (CES) der Fakultät für Informatik hatten die Konferenz organisiert.

Henkel selbst beschrieb in einem Vortrag die Problematik bei der Gestaltung von eingebetteten Systemen, Elektronik-Systemen also, die in größeren Umgebungen integriert sind: Obwohl es heutzutage bereits technologisch möglich sei, bis zu einer Milliarde Transistoren auf einem Chip zu integrieren, fänden sich auf tatsächlich existierenden SoCs (System-on-Chips) typischerweise nicht mehr als einige hundert Millionen. Grund, so Henkel, „ist die so genannte ‚Productivity Gap‘, das Fehlen von geeigneten Entwurfswerkzeugen und Architekturen.“ Er zeigte auch auf, dass die Anforderung an die Komplexität zukünftiger eingebetteter Systeme sehr viel stärker ansteigt als die zu erwartende Performance-Steigerung von zukünftigen Prozessorgenerationen.

In weiteren Vorträgen stellten Experten mögliche Lösungen vor – so erläuterte Professor Daniel Gajski von der University of California Irvine einen Prozessor, der auf einen Instruktionssatz, also auf Anweisungen, verzichtet. Damit sei er leistungsfähiger bei einer vergleichbaren Anzahl von Transistoren und energieeffizienter. Dies sei besonders für das Mobile Computing von großer Bedeutung, so Gajski. Dr. Grant Martin, Chief Scientist von Tensilica, präsentierte auf bestimmte Einsatzbereiche hin anpassbare Prozessoren. Dafür sei die Definition applikationsspezifischer Instruktionen erforderlich, zum Beispiel eine Parametrisierung. Einen konkurrierenden Ansatz präsentierte Professor Masaharu Imai von der



Rund 150 Experten diskutierten beim „Embedded Systems Day“ in Karlsruhe.

Foto: Lehrstuhl für Eingebettete Systeme

Osaka Universität in Japan mit dem ASIP-Meister-System. Ähnliche Ziele, aber mit anderen Methoden, verfolgt Professor Dr. Rainer Leupers von der RWTH Aachen: Er stellte das LisaTek System vor, eine Sammlung von Hardware-Entwurfswerkzeugen und Compilern genannten Programmen, die automatisch Codes für eine Klasse von Prozessorarchitekturen generieren können. Über die vollständige Automatisierung beim Entwurf eingebetteter Prozessoren sprach Professor Sri Parameswaran von der University of New South Wales in Australien. Er beschrieb das MINCE System, das eine bestimmte Anwendung automatisiert so analysieren kann, dass der Systementwerfer Vorschläge für einen geeigneten Befehlssatz erhält. Die Verbesserungen bei Leistungsverbrauch und Performance im Vergleich mit bisherigen Ansätzen seien signifikant, so Parameswaran.

In der abschließenden Diskussion, die Professor Peter Marwedel von der Universität Dortmund moderierte, trug Professor Dr. Klaus D. Müller-Glaser vom

Institut für Technik der Informationsverarbeitung an der Fakultät für Elektrotechnik und Informationstechnik ein Szenario vor, das ein eingebettetes System als Ganzes sieht. Dafür, so Müller-Glaser, „werden Entwurfswerkzeuge benötigt, die alle Systemkomponenten beim Entwurf mit einbeziehen.“ Er erläuterte dies am Beispiel von eingebetteten medizin-technischen Systemen. Die Teilnehmer an der Diskussion stimmten darin überein, dass gegenwärtige Entwurfswerkzeuge bei weitem nicht in der Lage sind, die zu erwartenden Heterogenitäten und Komplexitäten in zukünftigen eingebetteten Systemen zu bewältigen. Sie votierten somit für langfristige Forschungsaktivitäten. Welche Wege die Universität Karlsruhe auf diesem Gebiet beschreitet, illustrierten Poster, die sechs Lehrstühle der Fakultät für Informatik präsentierten.

-red-

Weitere Informationen zum Embedded Systems Day im Internet unter <http://ces.univ-karlsruhe.de/ESDay05>